

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 60-233757

(43)Date of publication of application : 20.11.1985

(51)Int.Cl.

G06F 15/06

G06F 15/16

(21)Application number : 59-089408

(71)Applicant : HITACHI LTD

(22)Date of filing : 07.05.1984

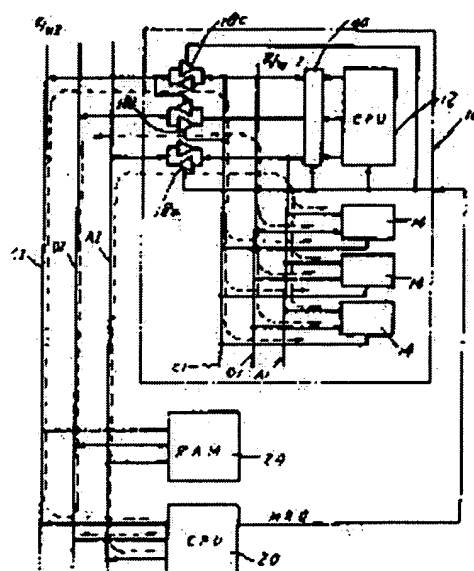
(72)Inventor : BABA SHIRO

(54) MICROCOMPUTER

(57)Abstract:

PURPOSE: To improve the using efficiency of an incorporated peripheral function and also to attain a multi-CPU system having high processing efficiency, by attaining external access to the peripheral function incorporated to a microcomputer.

CONSTITUTION: When a master request signal MRQ is delivered to a microcomputer 10 from an external CPU20, the working of a CPU12 is stopped and at the same time the CPU12 is separated electrically from an internal address bus A1, etc. Furthermore, bidirectional buffers 18a and 18c are switched to the inner direction from the outer direction. While the direction of a bidirectional buffer 18d is controlled by a read/write control signal R/W2 supplied from the outside. Thus direct access is possible to the peripheral function incorporated to the computer 10 from the CPU20. This improves the using efficiency of said peripheral function as well as the processing efficiency of a multi-CPU system.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's
decision of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭60-233757

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)11月20日

G 06 F 15/06
15/16

7343-5B
Z-6619-5B

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 マイクロ・コンピュータ

⑯ 特 願 昭59-89408

⑰ 出 願 昭59(1984)5月7日

⑱ 発 明 者 馬 場 志 朗 小平市上水本町1450番地 株式会社日立製作所武蔵工場内
⑲ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地
⑳ 代 理 人 弁理士 高橋 明夫 外1名

明 細 書

発明の名称 マイクロ・コンピュータ

特許請求の範囲

1. 周辺機能の内蔵するマイクロ・コンピュータであって、内部CPU(中央処理装置)の動作が停止したときに、内蔵の周辺機能が外部のバスおよび制御ラインに接続されて外部からアクセスされるようにしたことを特徴とするマイクロ・コンピュータ。
2. 上記マイクロ・コンピュータ内部のアドレスバスおよび制御ラインと外部のアドレスバスおよび制御ラインとの間をそれぞれ接続するバッファを双方向バッファとするとともに、この双方向バッファの方向を、上記CPUの動作を停止させる制御信号によって制御するようにしたことを特徴とする特許請求の範囲第1項記載のマイクロコンピュータ。

発明の詳細な説明

〔技術分野〕

この発明は、情報処理技術さらにはマイクロ・

コンピュータに適用して特に有効な技術に関するもので、例えば、周辺機能内蔵型マイクロ・コンピュータに利用して有効な技術に関するものである。

〔背景技術〕

近年、マイクロ・コンピュータ応用システムの構成を簡略化するために、CPU(中央処理装置)とともに周辺機能もオンチップ化した、いわゆるシングル・チップマイクロ・コンピュータが多く使われるようになってきた(マイクロ・コンピュータ用語辞典137～138頁:日刊工業新聞社発行)。

この周辺機能内蔵型マイクロ・コンピュータは、例えばパーソナルコンピュータあるいはワード・プロセッサなどにも、その機能の高度化にともなって使用されるようになってきた。例えば、パーソナル・コンピュータやワード・プロセッサなどの情報処理機器では、その機能を高めるために複数のCPUを使用する、いわゆるマルチCPU構成が多く採用されるようになってきた。この場合、

そのサブCPUとしては周辺機能内蔵型のマイクロ・コンピュータが多く使用される。この周辺機能内蔵型マイクロ・コンピュータには、CPUとともに、例えばシリアル・インターフェイス、パラレル・インターフェイス、ディスプレイ・コントローラ、タイマー、RAMあるいはROMなどの周辺機能が同一の半導体チップ内に形成されている。

第1図は、その周辺機能内蔵型マイクロ・コンピュータの一例を示す。

同図に示す周辺機能内蔵型マイクロ・コンピュータ10は、その内部に、CPU12とともに上述したとき周辺機能14、14、14が形成されている。そして、これらの周辺機能14、14…は、内部のアドレスバスA1、データバスD1、および制御ラインC1などによつた内部CPU12と連結され、これによりマイクロ・コンピュータ10の内部だけ、または、外部に接続された、RAM、ROMその他の周辺機能とともに一つの独立した情報処理システムを構成している。

ところで、上述した周辺機能内蔵型マイクロ・コンピュータ10は、単独で使用される場合もあるが、第1図に示すように、外部のメインCPU20によつて管理されるアドレスバスA2、データバスD2、および制御ラインC2に接続されて使用されて、いわゆるマルチCPU構成の情報処理システムを構成するのにも使用される。この場合、その外部のアドレスバスA2、データバスD2、および制御ラインC2には、RAMなどの周辺機能24が接続されるが、この外部の周辺機能24は上機マイクロ・コンピュータ10あるいは上記CPU20によつてアクセスすることができる。

しかしかかる技術においては、上記マイクロ・コンピュータ10に内蔵された周辺機能14、14…は該マイクロ・コンピュータ10内部のCPU12だけによつてしかアクセスできず、内部のCPU12の動作が停止している間は、その周辺機能14、14…の動作も停止されてしまい、結局、このことがせつかくのハードウェア資源の利用効

率を低下させる、という問題点が生ずるということが本発明者によつて明らかとされた。

また、第1図に示したときマルチCPUシステムを組んだとしても、外部のCPU20が上記内蔵周辺機能14、14…を直接アクセスすることができないため、効率の良いシステムとすることができない、という問題点が生ずるということも本発明者によつて明らかとされた。

〔発明の目的〕

この発明の目的は、マイクロ・コンピュータに内蔵された周辺機能を外部からもアクセスできるようにすることにより、その内蔵周辺機能の利用効率を高められるようにし、また処理効率の良いマルチCPUシステムを構成できるようにしたマイクロ・コンピュータ技術を提供するものである。

この発明の前記ならびにそのほかの目的と新規な特徴については、本明細書の記述および添付図面から明らかになるであろう。

〔発明の概要〕

本願において開示される発明のうち代表的なも

のの概要を簡単に説明すれば、下記のとおりである。

すなわち、マイクロ・コンピュータに内蔵された周辺機能を外部に開放することにより、その内蔵周辺機能の利用効率を高められるようにし、また処理効率の良いマルチCPUシステムを構成できるようにする、という目的を達成するものである。

〔実施例〕

以下、この発明の代表的な実施例を図面を参照しながら説明する。

なお、図面において同一符号は同一あるいは相当部分を示す。

第2図はこの発明によるマイクロ・コンピュータの一実施例を示す。

同図に示すマイクロ・コンピュータ10は周辺機能内蔵型であつて、CPU12とともに、例えばシリアル・インターフェイス、パラレル・インターフェイス、ディスプレイコントローラ、タイマー、RAMあるいはROMなどの周辺機能14、

14, 14が同一の半導体チップ内に形成されている。

上記周辺機能14, 14…は、マイクロコンピュータ10内部にて、アドレスバスA1, データバスD1, および制御ラインC1などを介して内部CPU12に接続され、これによりマイクロコンピュータ10の内部だけでも一つの独立した情報処理システムを構成している。

上述した周辺機能内蔵型マイクロコンピュータ10は、単独でも使用できるが、第2図に示すように、外部のメインCPU20によって管理されるアドレスバスA2, データバスD2, および制御ラインC2に接続して、いわゆるマルチCPU構成の情報処理システムを構成するのにも使用することができる。この場合、その外部のアドレスバスA2, データバスD2, および制御ラインC2には、RAMなどの周辺機能を24が接続されている。この外部周辺機能24は、その外部のアドレスバスA2, データバスD2, および制御ラインC2を介して、上記外部CPU20あるい

は上記内部CPU12によって直接アクセスされる。

ここで、上記マイクロコンピュータ10の内部に戻って説明すると、このマイクロコンピュータ10のCPU12は、トライステートバッファ40を介して内部のアドレスバスA1, データバスD1, および制御ラインC1に接続されている。これとともに、その内部のアドレスバスA1, データバスD1, および制御ラインC1はそれぞれ双方向性のバッファ18a, 18d, 18cを介して外部のアドレスバスA2, データバスD2, および制御ラインC2に接続されるようになっている。そして、上記内部CPU12の動作に連動して、上記トライステートバッファ40および上記双方向性バッファ18a, 18d, 18cがそれぞれ制御されるようになっている。

今、外部CPU20からマイクロコンピュータ10に対してMRQ(マスター・リクエスト)信号を発すると、これによりマイクロコンピュータ10内部のCPU12が動作停止状態(HALT

状態)になるとともに、上記トライステートバッファ40および上記双方向性バッファ18a, 18d, 18cの各状態がそれぞれ次のように制御される。すなわち、トライステートバッファ40の出力が常時高インピーダンスとなって、CPU12が内部のアドレスバスA1, データバスD1, および制御ラインC1から電気的に切り離される。これとともに、内部アドレスバスA1と外部アドレスバスA2の間に介在する双方向性バッファ18aの方向が、外部アドレスバスA2から内部アドレスバスA1の方向に切換えられる。同時に、内部制御ラインC1と外部制御ラインC2の間に介在する双方向性バッファ18cの方向が、外部制御ラインC2から内部制御ラインC1の方向に切換えられる。また、データバスD1, D2に介在する双方向性バッファ18dはデータの流れに応じて方向を切換えるが、その方向の切換動作の制御が、内部からのリード/ライト制御信号R/W1によってでなく、外部からのリード/ライト制御信号R/W2によって行なわれるようになる。

さらに、その双方向性バッファ18dは、外部からのリード/ライト制御信号R/W2が書込モードのときに外部制御ラインC2から内部制御ラインC1の方向を向き、またそのリード/ライト制御信号R/W2が読出モードのときに内部制御ラインC1から外部制御ラインC2の方向を向くように制御される。つまり、内部CPU12から発せられるリード/ライト制御信号R/W1によって制御される方向と反対に制御されるようになる。

以上のような構成により、第2図中に点線矢印で示すように、上記外部CPU20からアドレスおよびリード/ライト制御信号R/W2を発してマイクロコンピュータ10内部の周辺機能14, 14…を直接アクセスすることができる。これにより、マイクロコンピュータ10内部の周辺機能14, 14…は、内部CPU12からだけではなく、外部のCPU20からもアクセスされることになり、その利用効率が大幅に高められるようになる。また、マルチCPU構成による情報処理システムとしては、その内部周辺機能14, 14…

を外部CPU20からも直接アクセスできることにより、その処理効率を著しく高めることができるようになる。

そして、外部CPU20からMRQ信号を解除してマイクロコンピュータ10内部のCPU12の動作を再開させれば、上記トライステートバッファ40によって内部CPU12が内部のアドレスバスA1、データバスD1および制御ラインC1に接続される。また、内部と外部のアドレスバスA1、A2およびデータバスD1、D2にそれぞれ介在する双方向性バッファ18a、18bの方向が内部から外部の方向へ切換えられる。これとともに、外部と内部の制御ラインC1、C2に介在する双方向性バッファ18cの切換制御が、内部CPU12からのリード/ライト制御信号R/W1によって行なわれるようになって、通常の周辺機能内蔵型マイクロコンピュータ10としての動作に戻る。

〔効果〕

(1) 周辺機能を内蔵するマイクロコンピュータ

であって、その内部CPUの動作が停止したときに、内蔵の周辺機能が外部のバスおよび制御ラインに接続されて外部からアクセスされるように構成したことにより、その内蔵周辺機能の利用効率を高めることができる、という効果が得られる。

(2) また、処理効率の良いマルチCPUシステムを構成できる、という効果が得られる。

以上本発明者によってなされた発明を実施例にもとづき具体的に説明したが、この発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。例えば上記外部CPU20は周辺機能型マイクロ・コンピュータ内のCPUであってもよい。これにより、それぞれのマイクロ・コンピュータの内蔵周辺機能を相互に利用する、さらに効率の良いマルチCPUシステムを構成することができるようになる。

〔利用分野〕

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるマル

チCPU構成の情報処理システムの技術に適用した場合について説明したが、それに限定されるものではなく、例えば、単一のCPUによる装置あるいはシステムにも適用してもよい。この場合は、例えばエミュレートの際などに非常に有効である。図面の簡単な説明

第1図は、従来のマイクロ・コンピュータの一例を示すブロック図。

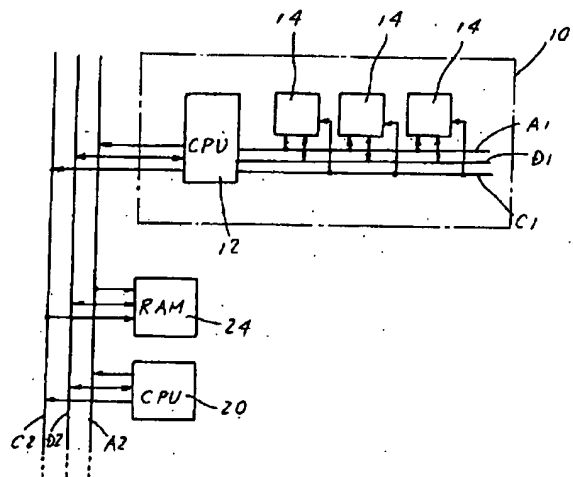
第2図は、この発明によるマイクロ・コンピュータの一実施例を示すブロック図である。

10…周辺機能内蔵型マイクロ・コンピュータ、12…CPU（中央処理装置）、14…周辺機能、18a、18d、18c…双方向性バッファ、20…外部CPU、24…外部周辺機能、40…トライステートバッファ、A1…内部アドレスバス、A2…外部アドレスバス、D1…内部データバス、D2…外部データバス、C1…内部制御ライン、C2…外部制御ライン、MRQ…CPU制御信号、R/W…リード/ライト制御信号。

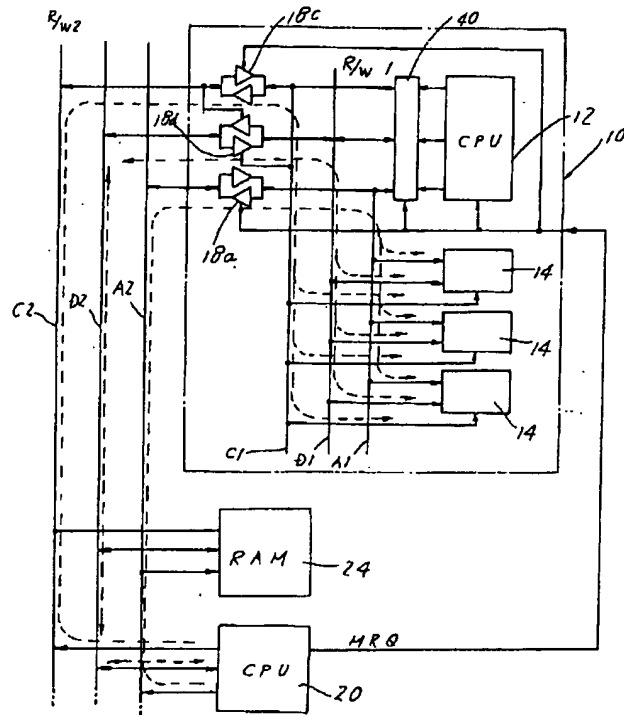
代理人 弁理士 高橋 明夫



第 1 図



第 2 圖



**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.